



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 1 1 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 6 5 0 9 7
Application Number:

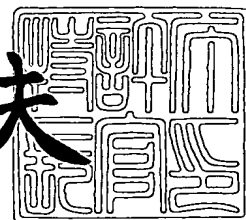
[ST. 10/C] : [J P 2 0 0 3 - 0 6 5 0 9 7]

出 願 人 セイコーエプソン株式会社
Applicant(s):

2 0 0 4 年 1 月 5 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 1 0 8 1 5 3



【書類名】 特許願

【整理番号】 J0097295

【提出日】 平成15年 3月11日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/02
H01L 27/00

【発明の名称】 面発光レーザを備えた半導体集積回路、半導体集積回路
の製造方法および電子機器

【請求項の数】 22

【発明者】

 【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株
式会社内

 【氏名】 近藤 貴幸

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100089037

 【弁理士】

 【氏名又は名称】 渡邊 隆

【代理人】

 【識別番号】 100064908

 【弁理士】

 【氏名又は名称】 志賀 正武

【選任した代理人】

 【識別番号】 100110364

 【弁理士】

 【氏名又は名称】 実広 信哉

【手数料の表示】

【予納台帳番号】 008707

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9910485

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 面発光レーザを備えた半導体集積回路、半導体集積回路の製造方法および電子機器

【特許請求の範囲】

【請求項 1】 透明基板と、

前記透明基板に貼り付けられた微小タイル状素子からなる面発光レーザと、

前記透明基板にフリップチップ実装されているとともに、前記面発光レーザを覆うように配置されている集積回路チップと、

前記集積回路チップに含まれているものであって、前記面発光レーザに対向するように配置されている受光手段とを有することを特徴とする面発光レーザを備えた半導体集積回路。

【請求項 2】 前記受光手段は、フォトダイオードであることを特徴とする請求項 1 記載の面発光レーザを備えた半導体集積回路。

【請求項 3】 前記フォトダイオードは、MSM型フォトダイオードであることを特徴とする請求項 2 記載の面発光レーザを備えた半導体集積回路。

【請求項 4】 前記受光手段の受光部は、前記面発光レーザの発光軸上に配置されていることを特徴とする請求項 1 乃至 3 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 5】 前記集積回路チップは、前記受光手段が検出した受光量に基づいて、前記面発光レーザの発光量を制御する自動出力制御回路を有することを特徴とする請求項 1 乃至 4 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 6】 前記集積回路チップは、信号処理回路を有し、該信号処理回路の出力信号が前記面発光レーザの入力信号となることを特徴とする請求項 1 乃至 5 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 7】 前記透明基板は、前記受光手段が検出した受光量に基づいて、前記面発光レーザの発光量を制御する自動出力制御回路を有することを特徴とする請求項 1 乃至 4 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 8】 前記透明基板は、信号処理回路を有し、該信号処理回路の出力信号が前記面発光レーザの入力信号となることを特徴とする請求項 1, 2, 3, 4, 7 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 9】 前記透明基板は、前記面発光レーザの発光軸上に配置されたレンズを備えることを特徴とする請求項 1 乃至 8 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 10】 前記面発光レーザは、前記透明基板の表面に貼り付けられており、

前記レンズは、前記透明基板の裏面に設けられていることを特徴とする請求項 9 記載の面発光レーザを備えた半導体集積回路。

【請求項 11】 前記透明基板は、前記面発光レーザの発光軸上に配置された回折格子を備えることを特徴とする請求項 1 乃至 8 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 12】 前記面発光レーザは、前記透明基板の表面に貼り付けられており、

前記回折格子は、前記透明基板の裏面に設けられていることを特徴とする請求項 11 記載の面発光レーザを備えた半導体集積回路。

【請求項 13】 前記受光手段は、波長選択性を有することを特徴とする請求項 1 乃至 12 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 14】 前記受光手段の受光部には、所望波長の光のみが透過するフィルタが設けられていることを特徴とする請求項 13 記載の面発光レーザを備えた半導体集積回路。

【請求項 15】 前記面発光レーザは、少なくとも透明性を有する接着剤によって前記透明基板に貼り付けられていることを特徴とする請求項 1 乃至 14 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 16】 前記微小タイル状素子は、多層下部反射層と、該多層下部反射層の上面に設けられた活性層と、該活性層の上面に設けられた多層上部反射層とを有してなることを特徴とする請求項 1 乃至 15 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 17】 前記微小タイル状素子は、半導体基板に半導体素子を形成し、該半導体基板における表層であって該半導体素子を含む機能層のみを該半導体基板から剥離することで形成されたものであることを特徴とする請求項 1 乃至 16 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 18】 前記微小タイル状素子は、半導体基板に半導体素子を形成し、該半導体基板における該半導体素子が形成された面側にフィルムを貼り付け、該半導体基板における該半導体素子を含む機能層を該半導体基板から離すことで形成されたものであることを特徴とする請求項 1 乃至 16 のいずれか一項に記載の面発光レーザを備えた半導体集積回路。

【請求項 19】 請求項 1 乃至 18 のいずれか一項記載の半導体集積回路を備えたことを特徴とする電子機器。

【請求項 20】 微小タイル状素子からなる面発光レーザを作製し、
前記面発光レーザを透明基板の一方面に接着し、
少なくとも受光手段を備えた集積回路チップを、前記透明基板の一方面にフリップチップ実装するとともに、前記面発光レーザを覆うように該集積回路チップを配置し、

前記面発光レーザの発光面と前記受光手段の受光面とが対向するように、前記集積回路チップ及び受光手段を配置することを特徴とする半導体集積回路の製造方法。

【請求項 21】 前記集積回路チップをフリップチップ実装する前に、前記受光手段が検出した受光量に基づいて前記面発光レーザの発光量を制御する自動出力制御回路を、該集積回路チップに設けておくことを特徴とする請求項 20 記載の半導体集積回路の製造方法。

【請求項 22】 前記透明基板の他方面における前記面発光レーザの発光軸が交わる位置に、レンズ及び回折格子のいずれかを設けることを特徴とする請求項 20 又は 21 記載の半導体集積回路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、面発光レーザを備えた半導体集積回路、半導体集積回路の製造方法および電子機器に関する。

【0002】

【従来の技術】

半導体レーザは、周囲温度などによりレーザ効率が変化するため、光学的にレーザ光量をモニタして制御することが求められている。従来の端面レーザは、ステムと呼ばれる柱状の土台側面に実装して使われるので、背面光を利用してレーザ光量をモニタすることが行われてきた。

【0003】

一方、面発光レーザは、半導体表面から発光するため、端面レーザのように背面光を利用することが難しい。そこで、図16に示すように、パッケージ50によって面発光レーザ51及び受光素子53を覆い、そのパッケージ50のガラス面52における反射光L20を利用して、面発光レーザ51のレーザ光L10の光量をモニタする方法が考え出されている（例えば、特許文献1参照）。

【0004】

【特許文献1】

特開平9-198707号公報

【0005】

【発明が解決しようとする課題】

しかしながら、上記従来の面発光レーザの発光量モニタ方法では、面発光レーザ51及び受光素子53を覆うパッケージ50が必要となるので、その発光装置全体を小型化することが困難であるという問題点があった。また、上記従来の面発光レーザの発光量モニタ方法では、ガラス面52の汚れ又は変形などによって反射光L20の光量が変化するので、長年に渡って面発光レーザの発光量を正確にモニタすることが困難であるという問題点もあった。

【0006】

本発明は、上記事情に鑑みてなされたもので、面発光レーザの発光量を長年に渡って高精度にモニタすることができ、小型化することができ、簡易に製造できる面発光レーザを備えた半導体集積回路、半導体集積回路の製造方法および電子

機器の提供を目的とする。

【0007】

【課題を解決するための手段】

上記した目的を達成するために、本発明の面発光レーザを備えた半導体集積回路は、透明基板と、前記透明基板に貼り付けられた微小タイル状素子からなる面発光レーザと、前記透明基板にフリップチップ実装されているとともに、前記面発光レーザを覆うように配置されている集積回路チップと、前記集積回路チップに含まれているものであって、前記面発光レーザに対向するように配置されている受光手段とを有することを特徴とする。

本発明によれば、微小タイル状素子に設けられた面発光レーザからは、2方向にレーザ光が放射される。その2つのレーザ光のうち一方は、面発光レーザの裏面側から放射され、透明基板を透過して前方光として外部に出る。他方のレーザ光は、面発光レーザの表面側から放射され、受光手段に入射する。そこで、本発明によれば、面発光レーザの出力をモニタリングすることができる。そして、面発光レーザを覆うように集積回路チップが配置されているので、受光手段に入射する該乱光を集積回路チップによって遮ることができ、面発光レーザの出力を高精度にモニタリングすることができる。

また、本発明によれば、上記受光手段を含む集積回路を透明基板上にフリップチップ実装しているので、面発光レーザの出力を高精度にモニタリングできる半導体集積回路を、既存の製造技術を用いて簡易に製造することができる。そして集積回路を透明基板上にフリップチップ実装しているので、面発光レーザと受光手段との間に隙間を設けることができ、面発光レーザと受光手段が接触することによる面発光レーザ（微小タイル状素子）の損傷を回避することができる。

また、本発明によれば、面発光レーザを微小タイル状素子として形成しているので、面発光レーザの出力をモニタリングできる半導体集積回路を、極めてコンパクト化することができる。ここで、各微小タイル状素子は化合物半導体でもシリコン半導体でもよく、微小タイル状素子が接着される基板もシリコン半導体基板でも化合物半導体基板でもよい。したがって、従来、1つのモノリシック基板では形成することができなかった化合物半導体とシリコン半導体とが3次元に組

み合わされたハイブリッド基板（面発光レーザの出力を高精度にモニタリングできる半導体集積回路）を極めてコンパクトに形成することができる。

【0008】

また、本発明の面発光レーザを備えた半導体集積回路は、前記受光手段がフォトダイオードであることが好ましい。

本発明によれば、1つのモノリシック基板では形成することができない、面発光レーザとフォトダイオード又はフォトランジスタとの組み合わせを有する半導体集積回路を極めてコンパクトにかつ容易に形成することができる。

【0009】

また、本発明の面発光レーザを備えた半導体集積回路は、前記フォトダイオードがMSM型フォトダイオードであることが好ましい。

本発明によれば、MSM型フォトダイオードで受光手段を構成することで、面発光レーザから出力される高速な光信号の光量などについて高い応答性で正確に検出することができ、面発光レーザの出力をより高精度にモニタリングすることができる。

【0010】

また、本発明の面発光レーザを備えた半導体集積回路は、前記受光手段の受光部が前記面発光レーザの発光軸上に配置されていることが好ましい。

本発明によれば、面発光レーザの出力（発光量）をより高精度に検出することができる。

【0011】

また、本発明の面発光レーザを備えた半導体集積回路は、前記集積回路チップが、前記受光手段が検出した受光量に基づいて、前記面発光レーザの発光量を制御する自動出力制御回路を有することが好ましい。

本発明によれば、面発光レーザの発光量を自動制御（APC）できる半導体集積回路を、極めてコンパクトにかつ簡便に形成することができる。したがって、温度変化、経年変化及び製造品位などに影響されずに、所望発光量のレーザ光を長年に渡って安定に出力するコンパクトな半導体集積回路を安価に提供することができる。

【0012】

また、本発明の面発光レーザを備えた半導体集積回路は、前記集積回路チップが信号処理回路を有し、該信号処理回路の出力信号が前記面発光レーザの入力信号となることが好ましい。

本発明によれば、例えば信号処理回路としてパラレル／シリアル変換回路を設けることで、CPUの出力信号など並列信号を直接集積回路チップに入力して直連信号に変換して光パルス信号として出力することができ、極めて高速でコンパクトなバスなどを簡易に構成することができる。なお、信号処理回路としては、各種変調回路、A／Dコンバータ、D／Aコンバータ、映像信号処理回路、音声信号処理回路、暗号化回路、復号化回路などを適用してもよい。

【0013】

また、本発明の面発光レーザを備えた半導体集積回路は、前記透明基板が、前記受光手段が検出した受光量に基づいて、前記面発光レーザの発光量を制御する自動出力制御回路を有することが好ましい。

本発明によれば、面発光レーザの発光量を自動制御（APC）できる半導体集積回路を、極めてコンパクトにかつ簡便に形成することができる。したがって、温度変化、経年変化及び製造品位などに影響されずに、所望の発光量でレーザ光を出力するコンパクトな半導体集積回路を安価に提供することができる。

【0014】

また、本発明の面発光レーザを備えた半導体集積回路は、前記透明基板が信号処理回路を有し、該信号処理回路の出力信号が前記面発光レーザの入力信号となることが好ましい。

本発明によれば、例えば信号処理回路としてパラレル／シリアル変換回路を設けることで、CPUの出力信号など並列信号を直接透明基板に入力して、その透明基板から集積回路チップの面発光レーザに送ることができる。なお、信号処理回路としては、各種変調回路、A／Dコンバータ、D／Aコンバータ、映像信号処理回路、音声信号処理回路、暗号化回路、復号化回路などを適用してもよい。また、透明基板にはCPU、記憶回路及び各種インターフェース回路、無線信号送受信回路、液晶表示回路、エレクトロルミネッセンス表示回路、プラズマディ

スプレイ回路などを設けてもよい。

【0015】

また、本発明の面発光レーザを備えた半導体集積回路は、透明基板が前記面発光レーザの発光軸上に配置されたレンズを備えることが好ましい。

本発明によれば、例えば透明基板の一方面に貼り付けられた面発光レーザから放射されたレーザ光を、透明基板の他方面に設けられたレンズ（凸レンズ又は凹レンズなど）により収束又は発散させることができる。そこで、面発光レーザから放射されたレーザ光の広がり角を所望の角度に調整でき、そのレーザ光の焦点を任意の位置に設定することもできる。したがって、本発明の半導体集積回路を用いて、光通信モジュール、コンパクトディスク（CD）システム及び脈波検出装置などを、極めてコンパクトにかつ容易に製造することができる。

【0016】

また、本発明の面発光レーザを備えた半導体集積回路は、前記面発光レーザが前記透明基板の表面に貼り付けられており、前記レンズは、前記透明基板の裏面に設けられていることが好ましい。

本発明によれば、所望発光量及び所望状態のレーザ光を出力するコンパクトな半導体集積回路を、簡便に提供することができる。

【0017】

また、本発明の面発光レーザを備えた半導体集積回路は、前記透明基板が前記面発光レーザの発光軸上に配置された回折格子を備えることが好ましい。

本発明によれば、例えば透明基板の一方面に貼り付けられた面発光レーザから放射されたレーザ光を、透明基板の他方面に設けられた回折格子により、集光、発散、進行方向変更又は分岐させることができる。したがって、本発明の半導体集積回路を用いて、各種電子機器を極めてコンパクトにかつ容易に製造することができる。

【0018】

また、本発明の面発光レーザを備えた半導体集積回路は、前記面発光レーザが前記透明基板の表面に貼り付けられており、前記回折格子は、前記透明基板の裏面に設けられていることが好ましい。

本発明によれば、所望発光量及び所望状態のレーザ光を出力するコンパクトな半導体集積回路を、簡便に提供することができる。

【0019】

また、本発明の面発光レーザを備えた半導体集積回路は、前記受光手段が波長選択性を有することが好ましい。

本発明によれば、例えば面発光レーザから出力された光のみを受光手段が検出できるので、外乱光の影響を受けずに面発光レーザの発光量を高精度に検出でき、面発光レーザの発光量を高精度に制御することができる。

【0020】

また、本発明の面発光レーザを備えた半導体集積回路は、前記受光手段の受光部に、所望波長の光のみが透過するフィルタが設けられていることが好ましい。

【0021】

また、本発明の面発光レーザを備えた半導体集積回路は、前記面発光レーザが少なくとも透明性を有する接着剤によって前記透明基板に貼り付けられていることが好ましい。

本発明によれば、透明基板と面発光レーザとの間にある接着剤によって、面発光レーザから透明基板に向けて放射されたレーザ光が遮られることを回避することができる。

【0022】

また、本発明の面発光レーザを備えた半導体集積回路は、前記微小タイル状素子が多層下部反射層と、該多層下部反射層の上面に設けられた活性層と、該活性層の上面に設けられた多層上部反射層とを有してなることが好ましい。

本発明によれば、多層下部反射層（DBR [Distributed Bragg Reflector] 多層膜、厚さが例えば $4\ \mu\text{m}$ ）、活性層、多層上部反射膜（DBR 多層膜、厚さが例えば $4\ \mu\text{m}$ ）下から順番に積み重ねた構造によって、面発光レーザを微小タイル状素子として形成することができる。ここで、多層下部反射層、活性層及び多層上部反射膜をそれぞれ円柱形状として積み重ね、1本の円柱構造の面発光レーザを構成してもよい。また、例えば、多層下部反射層のみを微小な板形状（微小タイル形状）として、その多層下部反射層の上面の一部に、該多層下部反射層

よりも小さい平面を持つ柱状の活性層及び多層上部反射膜を積み重ねてもよい。このようにすると、実装し易く、光学的にも高性能な面発光レーザを構成することができる。

【0023】

また、本発明の面発光レーザを備えた半導体集積回路は、前記微小タイル状素子が、半導体基板に半導体素子を形成し、該半導体基板における表層であって該半導体素子を含む機能層のみを該半導体基板から剥離することで形成されたものであることが好ましい。

本発明によれば、微小タイル状素子として半導体基板から切り離された半導体素子（面発光レーザ）を、任意の物体（透明基板）に接合して集積回路を形成することが可能となる。ここで、半導体素子は化合物半導体でもシリコン半導体でもよく、半導体素子が接合される物体（透明基板）はシリコン半導体基板でも化合物半導体基板でもその他の物質（例えばプラスチック又はガラスなど）でもよい。そこで、本発明によれば、例えばプラスチック基板（透明基板）上に、ガリウム・ヒ素製の面発光レーザを形成するというように、半導体素子を当該半導体素子とは材質の異なる基板上に形成することが可能となる。また、半導体基板上で面発光レーザを完成させてから微小タイル形状に切り離すので、半導体集積回路を作成する前に、予め面発光レーザをテストして選別することが可能となる。

【0024】

また、本発明の面発光レーザを備えた半導体集積回路は、前記微小タイル状素子が、半導体基板に半導体素子を形成し、該半導体基板における該半導体素子が形成された面側にフィルムを貼り付け、該半導体基板における該半導体素子を含む機能層を該半導体基板から離すことで形成されたものであることが好ましい。

本発明によれば、半導体素子（面発光レーザ）を含む機能層のみを、微小タイル状素子として半導体基板から切り取り、フィルムにマウントしてハンドリングすることができるので、半導体素子（面発光レーザ即ち微小タイル状素子）を個別に選択して最終基板（透明基板）に接合することができ、ハンドリングできる微小タイル状素子のサイズを従来の実装技術のものよりも小さくすることができる。したがって、所望発光量及び所望状態のレーザ光を出力するコンパクトな半

導体集積回路を、簡便に提供することができる。

【0025】

本発明の電子機器は、前記半導体集積回路を備えたことを特徴とする。

本発明によれば、所望発光量のレーザ光を長年に渡って安定に出力するコンパクトな半導体集積回路を構成要素とする電子機器を安価に提供することができる。そこで本発明によれば、例えば光ファイバを介して通信するシステムの光源となる光通信モジュール、レーザ光を用いて脈波を検出する脈波検出装置及びコンパクトディスクシステムなどの電子機器をより高精度なものとして、またコンパクトにかつ安価に提供することが可能となる。

【0026】

本発明の半導体集積回路の製造方法は、微小タイル状素子からなる面発光レーザを作製し、前記面発光レーザを透明基板の一方面に接着し、少なくとも受光手段を備えた集積回路チップを、前記透明基板の一方面にフリップチップ実装するとともに、前記面発光レーザを覆うように該集積回路チップを配置し、前記面発光レーザの発光面と前記受光手段の受光面とが対向するように、前記集積回路チップ及び受光手段を配置することを特徴とする。

本発明によれば、面発光レーザの出力を高精度にモニタリングできる半導体集積回路を、既存の製造技術を用いて簡易に製造することができる。また本発明によれば、上記半導体集積回路を容易にコンパクト化することができる。

【0027】

本発明の半導体集積回路の製造方法は、前記集積回路チップをフリップチップ実装する前に、前記受光手段が検出した受光量に基づいて前記面発光レーザの発光量を制御する自動出力制御回路を、該集積回路チップに設けておくことが好ましい。

本発明によれば、温度変化及び経年変化などに影響されずに、所望発光量のレーザ光を長年に渡って安定に出力するコンパクトな半導体集積回路を安価に提供することができる。

【0028】

本発明の半導体集積回路の製造方法は、前記透明基板の他方面における前記面

発光レーザの発光軸が交わる位置に、レンズ及び回折格子のいずれかを設けることが好ましい。

本発明によれば、面発光レーザから放射された光について、収束、発散、進行方向変更又は分岐することができる。したがって、本発明の半導体集積回路を用いて、各種電子機器を極めてコンパクトにかつ容易に製造することができる。

【0029】

【発明の実施の形態】

以下、本発明に係る面発光レーザを備えた半導体集積回路について、図面を参照して説明する。

図1は本発明の実施形態に係る半導体集積回路を示す概略断面図である。本半導体集積回路は、透明基板10と、透明基板10の表面（上面）に貼り付けられた微小タイル状素子からなる面発光レーザ1と、透明基板10にフリップチップ実装されている集積回路チップ20とを有して構成されている。

【0030】

面発光レーザ1が設けられている微小タイル状素子は、微小なタイル形状（板形状）の半導体デバイスであり、例えば、厚さが数十 μm 以下であり、面積が数百 μm^2 以下の四角形板状部材である。その微小タイル状素子は、面発光レーザ1として機能するレーザ構造部と、レーザ構造部が接続されている微小タイル形状の微小タイル部とからなる。微小タイル部は、レーザ構造部から放射された光に対して透明である。このような極めて薄く透明な構成とすることで、レーザ構造部からは上面側と底面側の2方向にレーザ光（例えば前方光L1とモニター光L2）が放射されるが、そのうち底面側に放射されたレーザ光が微小タイル部を良好に透過することができる。

【0031】

そして、微小タイル状素子は、透明性を有する接着剤を介して透明基板10に接着されることが好ましい。また、微小タイル状素子の製造方法及び微小タイル状素子（面発光レーザ1）を透明基板10に貼り付ける方法については、後で詳細に説明する。なお、面発光レーザ1が設けられている微小タイル状素子の形状は、四角形に限定されず他の形状であってもよい。

【0032】

透明基板10としては、ガラス、プラスチック、ガラスエポキシ基板、セラミック、半導体基板、シリコンなど任意のものを適用することができる。集積回路チップ20は、透明基板10の所望位置に設けられたボンディングパッド（図示せず）と、導電部材からなるバンプ21とを介して、透明基板10上にフリップチップ実装されている。そして、集積回路チップ20内の回路は、バンプ21及びボンディングパッドを介して透明基板10に設けられている配線（図示せず）と電氣的に接続されている。その透明基板10の配線は、面発光レーザ1と電氣的に接続されている。したがって、面発光レーザ1は、バンプ21などを介して集積回路チップ20内の回路と電氣的に接続されている。

【0033】

また、集積回路チップ20は、透明基板10上の面発光レーザ1を覆うように配置されている。そして、集積回路チップ20は、受光素子であるフォトダイオード2と、面発光レーザ1の発光量（出力）をフォトダイオード2の検出値に基づいて制御するAPC（Auto Power Control）ドライバ回路（自動出力制御回路）3とを備えている。フォトダイオード2は、面発光レーザ1の上面に対向するように配置されている。フォトダイオード2の受光部は面発光レーザ1の発光軸上に配置されていることが好ましい。フォトダイオード2の代わりにフォトトランジスタを用いてもよい。また、フォトダイオード2はMSM型フォトダイオードであることが好ましい。

【0034】

次に、APCドライバ回路3による面発光レーザ1の出力制御について図2を参照して説明する。まず、面発光レーザ1の上面からはモニター光L2が放射され、これと同時に面発光レーザ1の底面からは前方光L1が放射される。前方向L1は、透明基板10を透過し、光通信における伝播光、コンパクトディスクシステムにおけるピックアップ光又は人間の脈波を分析して健康診断などをする脈波検出装置における脈波検出光として利用される。そして、面発光レーザ1から放射される前方光L1の光量とモニター光L2の光量とは、同一であるか又は比例関係にある。すなわち、前方光L1の光量が減少したときはそれに比例してモ

モニター光L2の光量も減少する。

【0035】

モニター光L2はフォトダイオード2に入射するので、フォトダイオード2にはモニター光L2の光量に対応した電流が流れる。APCドライバ回路3は、フォトダイオード2を流れる電流の値を検出値として検出信号に変換し、その検出値を所定の基準値と比較する。さらに、APCドライバ回路3は、その比較結果が一定値となるように、面発光レーザ1の駆動電圧又は駆動電流を制御する。これらにより、面発光レーザ1の発光量（前方光L1及びモニター光L2）は、フィードバック制御され、周囲温度及び経年変化などに影響されずに、長年に渡って所望の値に保たれる。

【0036】

なお、集積回路チップ20にAPCドライバ回路3を設ける代わりに、透明基板10にAPCドライバ回路3を設けてもよい。また、APCドライバ回路3は、APC回路部とドライバ回路部とに分離した構成としてよい。さらに、APC回路部をフォトダイオード2の出力を検出する検出回路（プリアンプなどを含む）とAPC回路に分離した構成としてもよい。

【0037】

本実施形態によれば、フォトダイオード2及びAPCドライバ回路3を含む集積回路チップ20を透明基板10上にフリップチップ実装しているので、面発光レーザ1の出力を高精度にモニタリングできる極めてコンパクトな半導体集積回路を、既存の製造技術を用いて簡易に製造することができる。また、集積回路チップ20を透明基板10上にフリップチップ実装しているので、面発光レーザ1とフォトダイオード2との間に隙間を設けることができ、面発光レーザ1とフォトダイオード2とが接触することにより、微小でかつ極めて薄い面発光レーザ1が損傷することを回避できる。

【0038】

また、透明基板10の底面にはレンズ11が設けられている。そして、レンズ11の中心が面発光レーザ11の発光軸上に位置するように、レンズ11は配置されている。したがって、面発光レーザ11から放射された前方光L1がなすビ

ームは、レンズ11によって収束又は発散させられる。そこで、レンズ11により、前方光L1の広がり角を所望の角度に調整でき、そのレーザ光の焦点を任意の位置に設定することもできる。

【0039】

そのレンズ11を透過した前方光L1を用いることにより、光通信モジュール、コンパクトディスクシステム及び脈波検出装置などを、極めてコンパクトにかつ容易に製造することができる。レンズ11についての製造方法としては、透明基板10の一方面について化学的又は機械的な処理を施し研磨などして形成してもよく、レンズ単体を透明基板10に貼り付けることで形成してもよい。あるいは液状の樹脂などを透明基板10表面にレンズ状に滴下し、これを硬化することでレンズ形状を形成してもよい。または、射出成型法やスタンパによる型転写法を用いて、あらかじめ表面にレンズ形状を備えた透明基板10を作成して用いることもできる。また、透明基板にイオンなどを拡散させると屈折率が変化する現象を利用して、透明基板11において局所的にイオンを拡散させてレンズ作用を及ぼすよう屈折率の不均一を作り出すことで、レンズ11を形成してもよい。

【0040】

また、レンズ11の代わりに回折格子を透明基板10に設けてもよい。その回折格子によって、前方光L1を集光又は発散させることができる。回折格子を所望の形成状態にすることで、前方光L1の進行方向を変更させることができ、前方光L1を分岐させることもできる。したがって、レンズ11の代わりに回折格子を設けることで、レーザ光を利用する各種電子機器を極めてコンパクトにかつ容易に製造することができる。

【0041】

上記フォトダイオード2には、所望波長（例えば面発光レーザ1の発光波長）の光のみを透過させるフィルタを設けてもよい。このようにすると、フォトダイオード2に入射する光が面発光レーザ1から放射された光のみとなるので、外乱光の影響を受けずに面発光レーザ1の発光量を高精度に検出することができる。

【0042】

上記集積回路チップ20は、パラレル信号をシリアル信号に変換する変換回路

などの信号処理回路を含むものとしてもよい。このようにすると、CPUなどから出力されたパラレル信号を集積回路チップ20においてシリアル信号に変換し、そのシリアル信号で面発光レーザ1を駆動させることで、前方光L1にかかるシリアル信号を含ませることができる。信号処理回路としては、各種変調回路、A/Dコンバータ、D/Aコンバータ、映像信号処理回路、音声信号処理回路、暗号化回路、復号化回路などを適用してもよい。また、信号処理回路は、透明基板10側に設けてもよい。

【0043】

また、面発光レーザ1とフリップチップ実装された集積回路チップ20の間には、アンダーフィルを充填するのが好ましい。その理由は、アンダーフィルが接着剤として機能し、集積回路チップ20の bumps 21 に応力が集中することを緩和するので、機械的強度及び信頼度を向上させることができる。また、面発光レーザ1及び集積回路チップ20がアンダーフィルで封止され水分及び酸素などの素子劣化要因を遮断することができる。また、アンダーフィルは空気に比べて熱伝導度が高いので、素子の放熱にも有効である。

【0044】

アンダーフィルをなす材料は透明でもよい。ただし、レーザ光に対する透過率は必ずしも高い方（透明）が好ましいわけではなく、ある程度の吸収を持つものの方が好ましい場合もある。その理由としては3つ挙げられる。第1に、面発光レーザ1と集積回路チップ20のフォトダイオード2との間隔は数十 μm なので、レーザ発振波長に対してある程度吸収を持つ、すなわち透過率が低いアンダーフィルがその間隔に存在してもフォトダイオード2によるモニタリングが可能である。第2に、アンダーフィルにある程度の光吸収性を持たせると、フォトダイオード2表面で反射したレーザ光（モニター光L2）が面発光レーザ1に戻って面発光レーザ1の動作を不安定化させるといういわゆる戻り光の問題を低減させることができる。第3に、集積回路チップ20の表面で反射したモニター光L2が透明基板10を透過して前方光L1に混ざったり、集積回路チップ20と透明基板10の隙間から側方へ漏れだして迷光となることを防ぐこともできる。

【0045】

(微小タイル状素子の製造方法)

次に、上記面発光レーザ 1 をなす微小タイル状素子の製造方法と、その微小タイル状素子を透明基板 10 (最終基板) に接着する方法とについて、図 3 乃至図 12 を参照して説明する。本微小タイル状素子の製造方法では、エピタキシャルリフトオフ法を基礎として用いている。また、本製造方法では、微小タイル状素子としての化合物半導体デバイス (化合物半導体素子) を最終基板となるシリコン・LSI チップ上に接着する場合について説明するが、半導体デバイスの種類及び LSI チップの種類に関係なく本発明を適用することができる。なお、本実施形態における「半導体基板」とは、半導体物資から成る物体をいうが、板形状の基板に限らず、どのような形状であっても半導体物資であれば「半導体基板」に含まれる。

【0046】

<第 1 工程>

図 3 は本半導体集積回路の製造方法の第 1 工程を示す概略断面図である。図 3 において、基板 110 は、半導体基板であり、例えばガリウム・ヒ素化合物半導体基板とする。基板 110 における最下位層には、犠牲層 111 を設けておく。犠牲層 111 は、アルミニウム・ヒ素 (AlAs) からなり、厚さが例えば数百 nm の層である。

例えば、犠牲層 111 の上層には機能層 112 を設ける。機能層 112 の厚さは、例えば $1\ \mu\text{m}$ から $10\ (20)\ \mu\text{m}$ 程度とする。そして、機能層 112 において半導体デバイス (面発光レーザ 1) 113 を作成する。半導体デバイス 113 としては、例えば面発光レーザ (VCSEL) のほかに他の機能素子、例えば高電子移動度トランジスタ (HEMT)、ヘテロバイポーラトランジスタ (HBT) などからなるドライバ回路又は APC 回路などを形成してもよい。これらの半導体デバイス 113 は、何れも基板 110 上に多層のエピタキシャル層を積層して素子が形成されたものである。また、各半導体デバイス 113 には、電極も形成し、動作テストも行う。

【0047】

<第 2 工程>

図4は本半導体集積回路の製造方法の第2工程を示す概略断面図である。本工程においては、各半導体デバイス113を分割するように分離溝121を形成する。分離溝121は、少なくとも犠牲層111に到達する深さをもつ溝とする。例えば、分離溝の幅及び深さともに、 $10\mu\text{m}$ から数百 μm とする。また、分離溝121は、後述するところの選択エッチング液が当該分離溝121を流れるように、行き止まりなく繋がっている溝とする。さらに、分離溝121は、基盤のごとく格子状に形成することが好ましい。

また、分離溝121相互の間隔を数十 μm から数百 μm とすることで、分離溝121によって分割・形成される各半導体デバイス113のサイズを、数十 μm から数百 μm 四方の面積をもつものとする。分離溝121の形成方法としては、フォトリソグラフィとウェットエッチングによる方法、またはドライエッチングによる方法を用いる。また、クラックが基板に生じない範囲でU字形溝のダイシングで分離溝121を形成してもよい。

【0048】

<第3工程>

図5は本半導体集積回路の製造方法の第3工程を示す概略断面図である。本工程においては、中間転写フィルム131を基板110の表面（半導体デバイス113側）に貼り付ける。中間転写フィルム131は、表面に粘着剤が塗られたフレキシブルなフィルムである。

【0049】

<第4工程>

図6は本半導体集積回路の製造方法の第4工程を示す概略断面図である。本工程においては、分離溝121に選択エッチング液141を注入する。本工程では、犠牲層111のみを選択的にエッチングするために、選択エッチング液141として、アルミニウム・ヒ素に対して選択性が高い低濃度の塩酸を用いる。

【0050】

<第5工程>

図7は本半導体集積回路の製造方法の第5工程を示す概略断面図である。本工程においては、第4工程での分離溝121への選択エッチング液141の注入後

、所定時間の経過により、犠牲層 111 のすべてを選択的にエッチングして基板 110 から取り除く。

【0051】

<第6工程>

図8は本半導体集積回路の製造方法の第6工程を示す概略断面図である。第5工程で犠牲層 111 が全てエッチングされると、基板 110 から機能層 112 が切り離される。そして、本工程において、中間転写フィルム 131 を基板 110 から引き離すことにより、中間転写フィルム 131 に貼り付けられている機能層 112 を基板 110 から引き離す。

これらにより、半導体デバイス 113 が形成された機能層 112 は、分離溝 121 の形成及び犠牲層 111 のエッチングによって分割されて、所定の形状（例えば、微小タイル形状）の半導体素子（上記実施形態の「面発光レーザ1」）とされ、中間転写フィルム 131 に貼り付け保持されることとなる。ここで、機能層の厚さが例えば $1\mu\text{m}$ から $10\mu\text{m}$ 程度、大きさ（縦横）が例えば数十 μm から数百 μm であるのが好ましい。

【0052】

<第7工程>

図9は本半導体集積回路の製造方法の第7工程を示す概略断面図である。本工程においては、（微小タイル状素子 161 が貼り付けられた）中間転写フィルム 131 を移動させることで、最終基板 171（透明基板 10）の所望の位置に微小タイル状素子 161（面発光レーザ1）をアライメントする。ここで、最終基板 171 は、例えば、シリコン半導体からなり、LSI 領域 172 が形成されている。また、最終基板 171 の所望の位置には、微小タイル状素子 161 を接着するための接着剤 173 を塗布しておく。接着剤は微小タイル状素子に塗布してもかまわない。

【0053】

<第8工程>

図10は本半導体集積回路の製造方法の第8工程を示す概略断面図である。本工程においては、最終基板 171 の所望の位置にアライメントされた微小タイル

要素子 161 を、中間転写フィルム 131 越しにコレット 181 で押しつけて最終基板 171 に接合する。ここで、所望の位置には接着剤 173 が塗布されているので、その最終基板 171 の所望の位置に微小タイル状要素子 161 が接着される。

【0054】

<第9工程>

図 11 は本半導体集積回路の製造方法の第 9 工程を示す概略断面図である。本工程においては、中間転写フィルム 131 の粘着力を消失させて、微小タイル状要素子 161 から中間転写フィルム 131 を剥がす。

中間転写フィルム 131 の粘着剤は、UV 硬化性又は熱硬化性のものにしておく。UV 硬化性の粘着剤とした場合は、コレット 181 を透明な材質にしておき、コレット 181 の先端から紫外線 (UV) を照射することで中間転写フィルム 131 の粘着力を消失させる。熱硬化性の接着剤とした場合は、コレット 181 を加熱すればよい。あるいは第 6 工程の後で、中間転写フィルム 131 を全面紫外線照射するなどして粘着力を全面消失させておいてもよい。粘着力が消失したとはいえ実際には僅かに粘着性が残っており、微小タイル状要素子 161 は非常に薄く軽いので中間転写フィルム 131 に保持される。

【0055】

<第10工程>

本工程は、図示していない。本工程においては、加熱処理などを施して、微小タイル状要素子 161 を最終基板 171 に本接合する。

【0056】

<第11工程>

図 12 は本半導体集積回路の製造方法の第 11 工程を示す概略断面図である。本工程においては、微小タイル状要素子 161 (面発光レーザ 1) の電極と最終基板 171 (透明基板 10) 上の回路を配線 191 により電氣的に繋ぎ、一つの LSI チップなどの半導体集積回路を完成させる。最終基板 171 としては、シリコン半導体のみならず、ガラス基板、石英基板又はプラスチックフィルムを適用してもよい。

【0057】

これらにより、最終基板 171 である透明基板 10 が例えばプラスチックであっても、その透明基板 10 上の所望位置にガリウム・ヒ素製の面発光レーザ 1 を形成するというように、面発光レーザ 1 をなす半導体素子を当該半導体素子とは材質の異なる基板上に形成することが可能となる。また、半導体基板上で面発光レーザ 1 を完成させてから微小タイル形状に切り離すので、半導体集積回路を作成する前に、予め面発光レーザ 1 をテストして選別することが可能となる。

【0058】

また、上記製造方法によれば、半導体素子（面発光レーザ 1）を含む機能層のみを、微小タイル状素子として半導体基板から切り取り、フィルムにマウントしてハンドリングすることができるので、面発光レーザ 1 を個別に選択して透明基板 10 に接合することができ、ハンドリングできる面発光レーザ 1 のサイズを従来の実装技術のものよりも小さくすることができる。したがって、所望発光量及び所望状態のレーザ光を出力するコンパクトな半導体集積回路を、簡便に低コストで提供することができる。

【0059】

（電子機器）

上記実施形態の半導体集積回路を備えた電子機器の例について説明する。

図 13 は、携帯電話の一例を示した斜視図である。図 13 において、符号 1000 は上記の半導体集積回路を用いた携帯電話本体を示し、符号 1001 は表示部を示している。

【0060】

図 14 は、腕時計型電子機器の一例を示した斜視図である。図 14 において、符号 1100 は上記の半導体集積回路を用いた時計本体を示し、符号 1101 は表示部を示している。

【0061】

図 15 は、ワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図 15 において、符号 1200 は情報処理装置、符号 1202 はキーボードなどの入力部、符号 1204 は上記の半導体集積回路を用いた情報処理装

置本体、符号 1206 は表示部を示している。

【0062】

図 13 から図 15 に示す電子機器は、上記実施形態の半導体集積回路を備えているので、レーザ光を用いた信号伝送及び信号検出をすることができ、従来のものよりも小型化しながら高速動作することができ、さらに長年に渡って安定に動作でき、低コストで製造することができる。

【0063】

なお、本発明の技術範囲は上記実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能であり、実施形態で挙げた具体的な材料や層構成などはほんの一例に過ぎず、適宜変更が可能である。

【図面の簡単な説明】

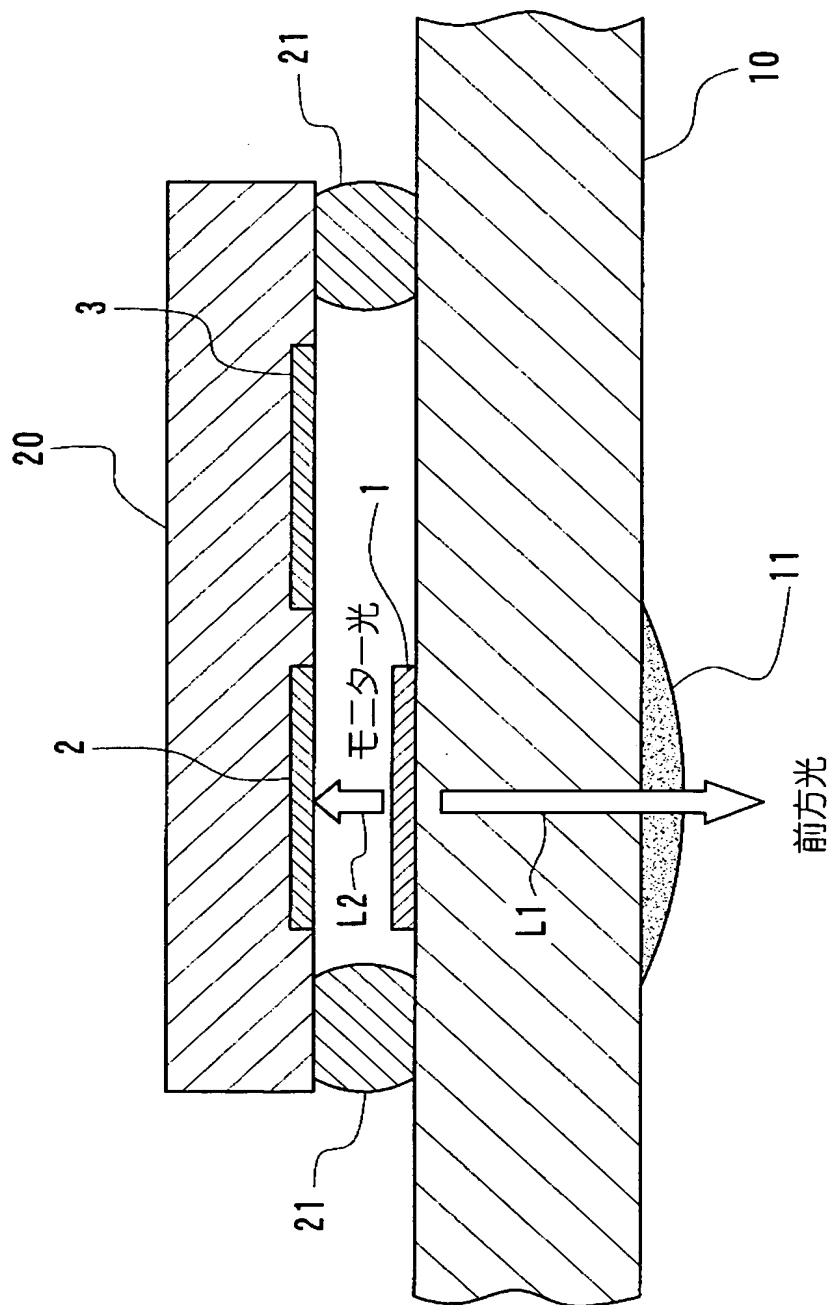
- 【図 1】 本発明の実施形態に係る半導体集積回路の概略断面図である。
- 【図 2】 同上の半導体集積回路における APC 動作を示す説明図である。
- 【図 3】 同上回路の製造方法の第 1 工程を示す概略断面図である。
- 【図 4】 同上の製造方法の第 2 工程を示す概略断面図である。
- 【図 5】 同上の製造方法の第 3 工程を示す概略断面図である。
- 【図 6】 同上の製造方法の第 4 工程を示す概略断面図である。
- 【図 7】 同上の製造方法の第 5 工程を示す概略断面図である。
- 【図 8】 同上の製造方法の第 6 工程を示す概略断面図である。
- 【図 9】 同上の製造方法の第 7 工程を示す概略断面図である。
- 【図 10】 同上の製造方法の第 8 工程を示す概略断面図である。
- 【図 11】 同上の製造方法の第 9 工程を示す概略断面図である。
- 【図 12】 同上の製造方法の第 11 工程を示す概略断面図である。
- 【図 13】 同上半導体集積回路を備えた電子機器の一例を示す図である。
- 【図 14】 同上半導体集積回路を備えた電子機器の一例を示す図である。
- 【図 15】 同上半導体集積回路を備えた電子機器の一例を示す図である。
- 【図 16】 従来の面発光レーザの発光量モニタ手段を示す図である。

【符号の説明】

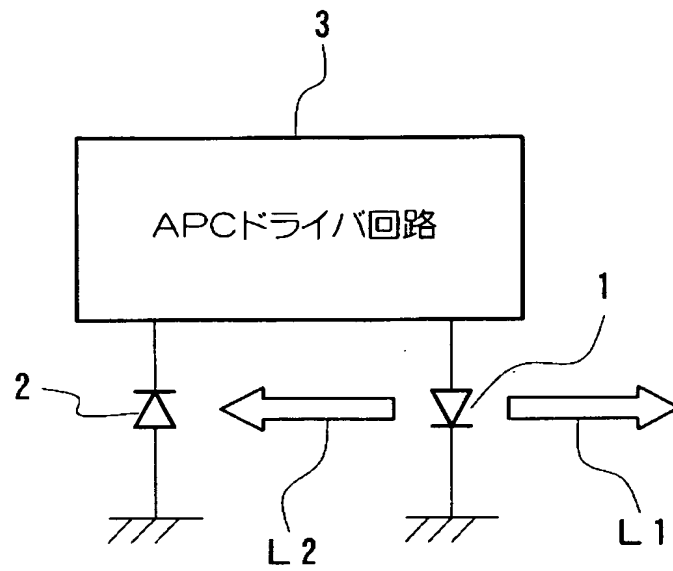
1…面発光レーザ、2…フォトダイオード、3…A P C ドライバ回路、1 0…透明基板、1 1…レンズ、2 0…集積回路チップ、2 1…バンプ、L 1…前方光、L 2…モニター光

【書類名】 図面

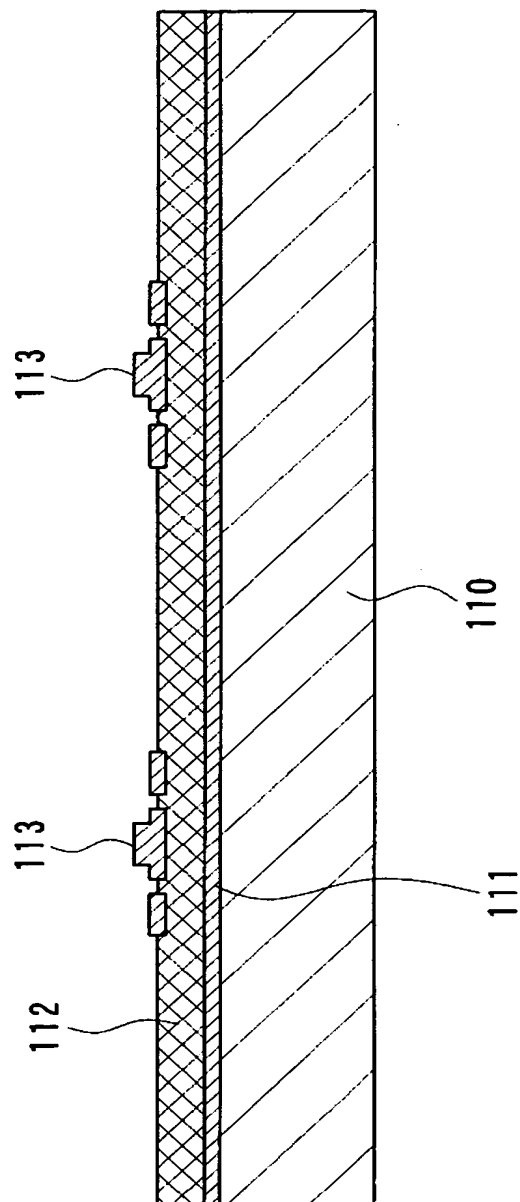
【図 1】



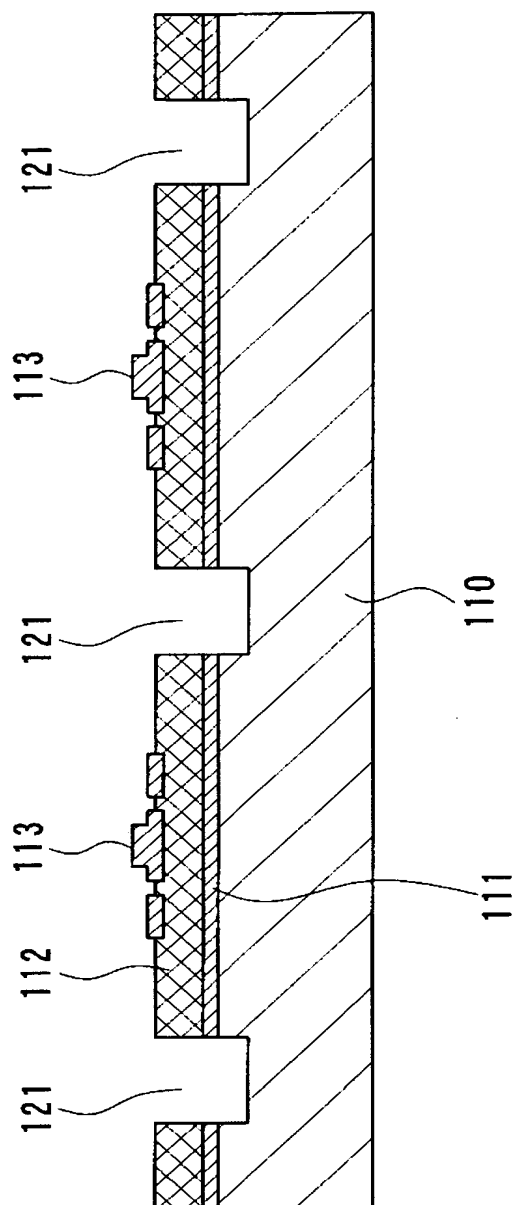
【図 2】



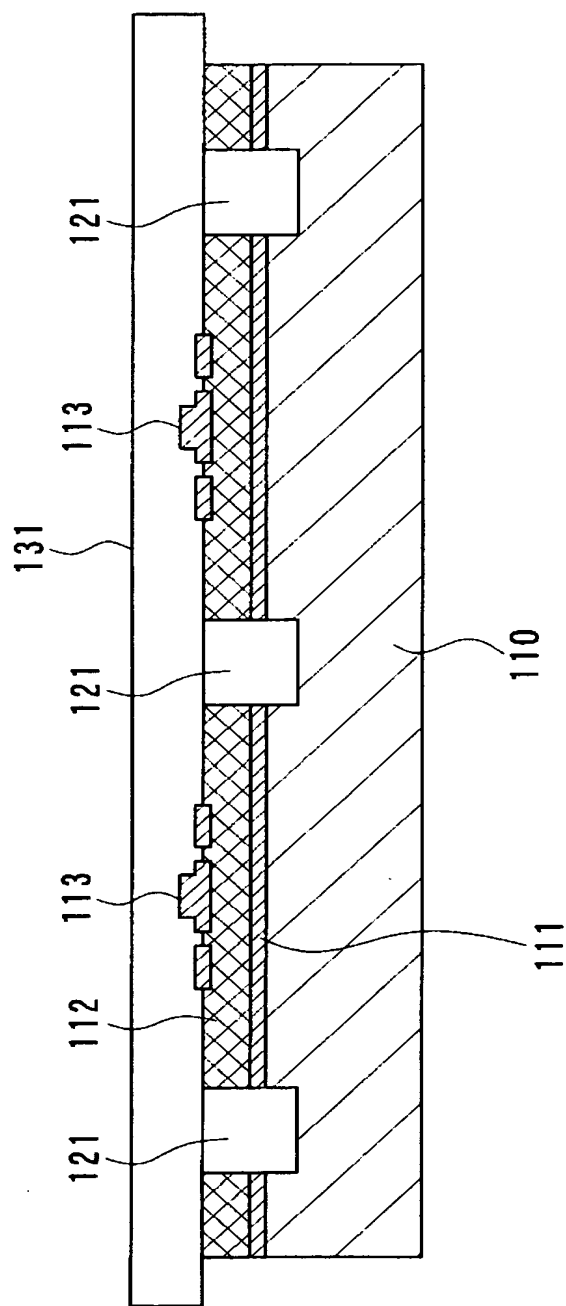
【図 3】



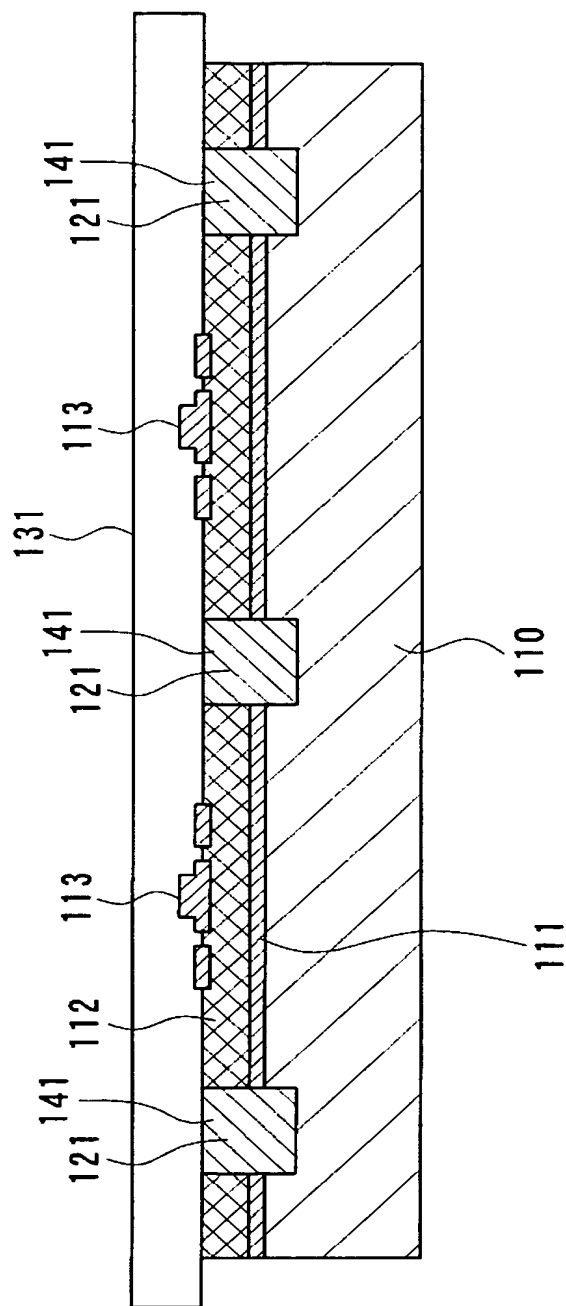
【図 4】



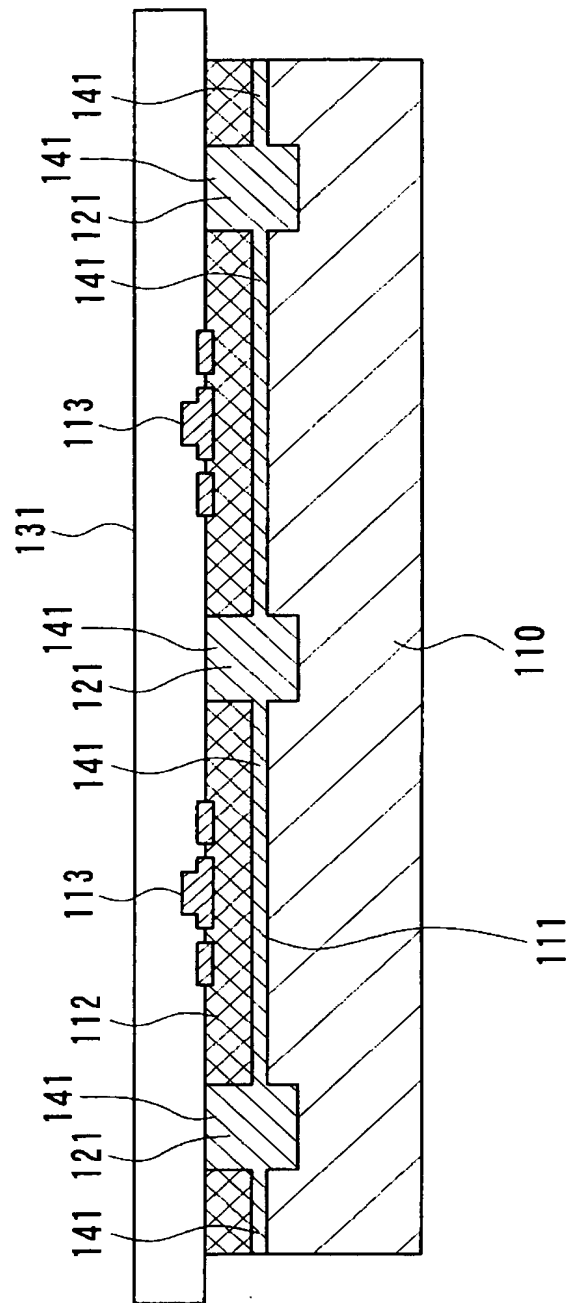
【図 5】



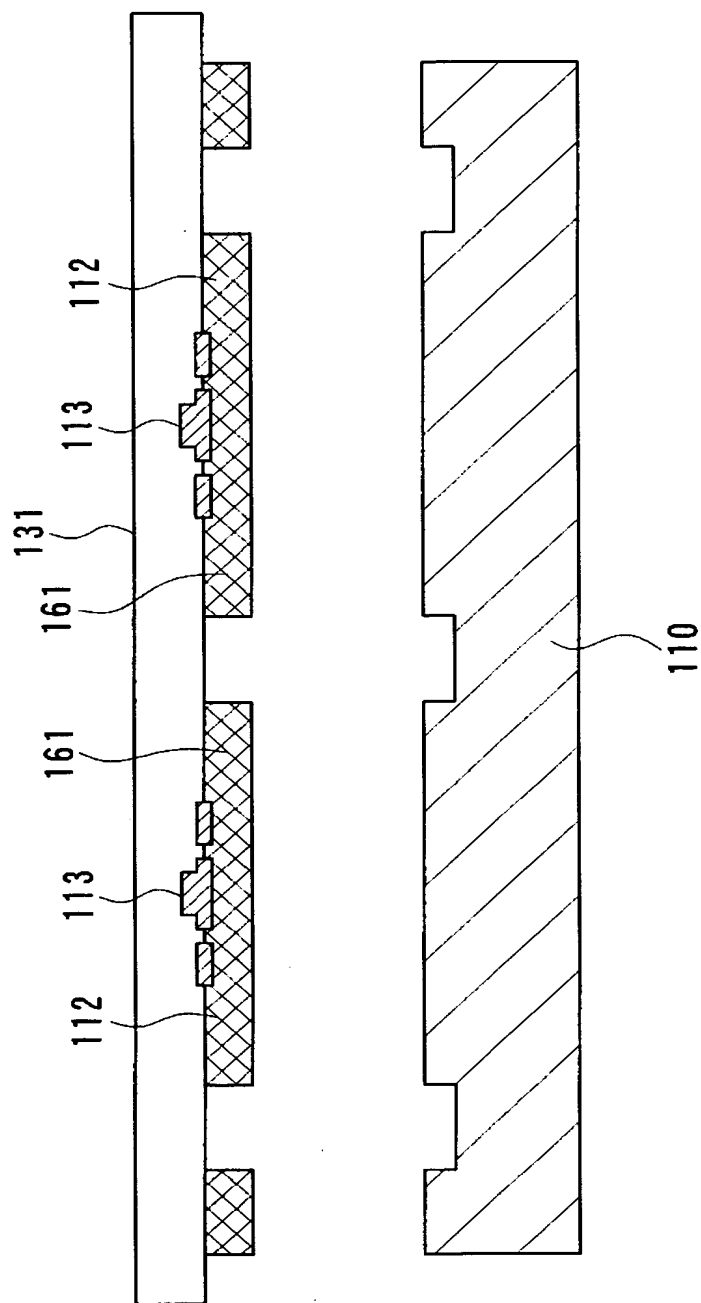
【図 6】



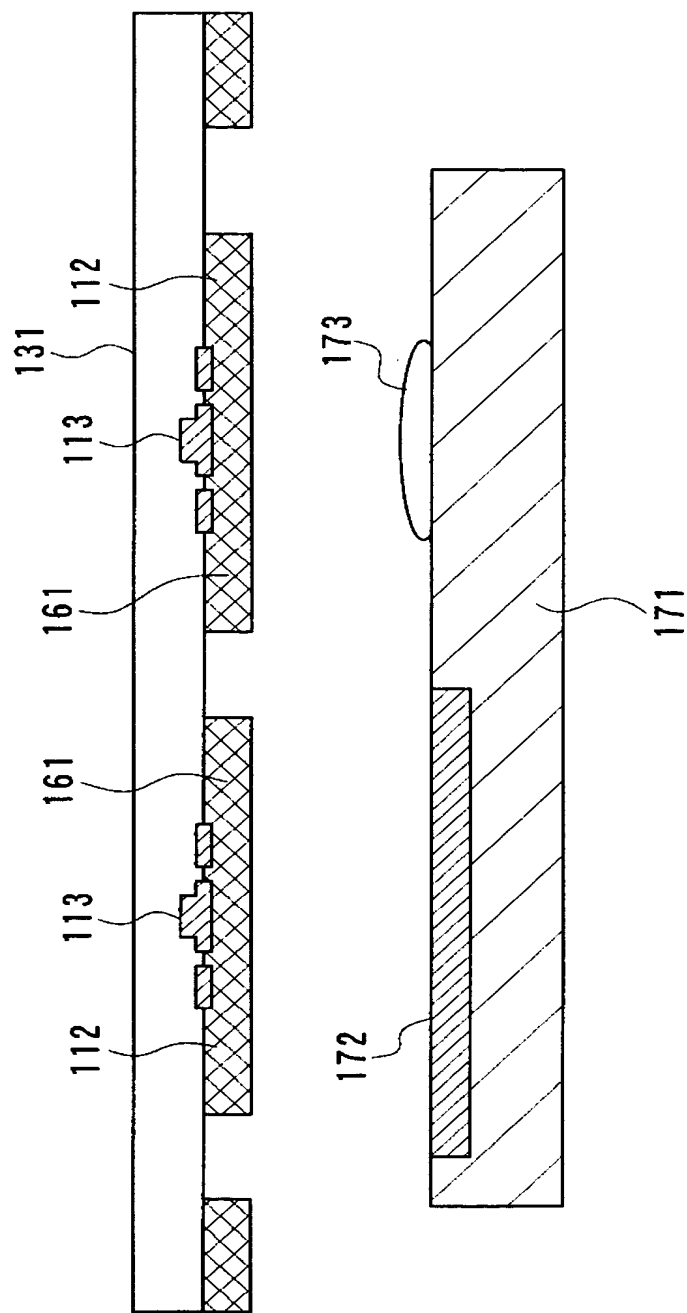
【図 7】



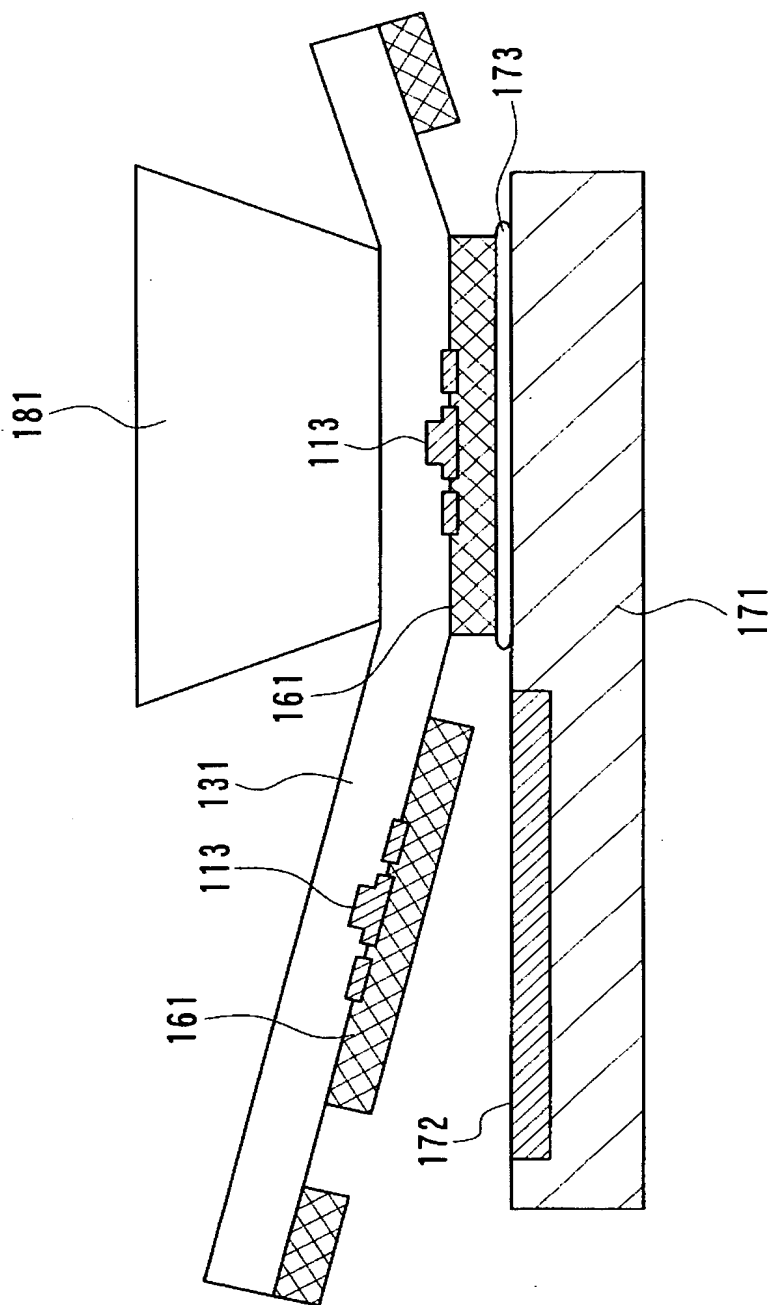
【図 8】



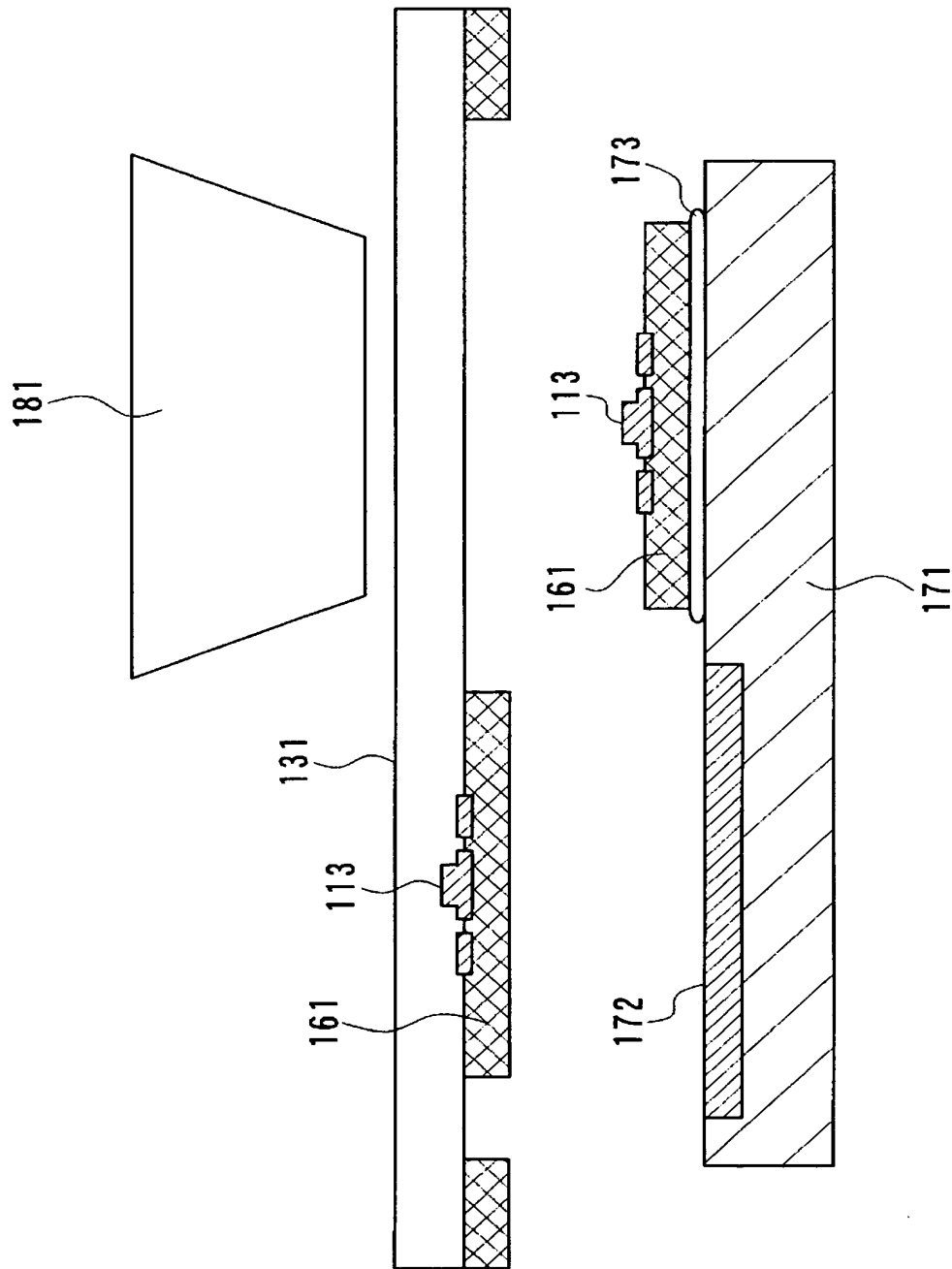
【図 9】



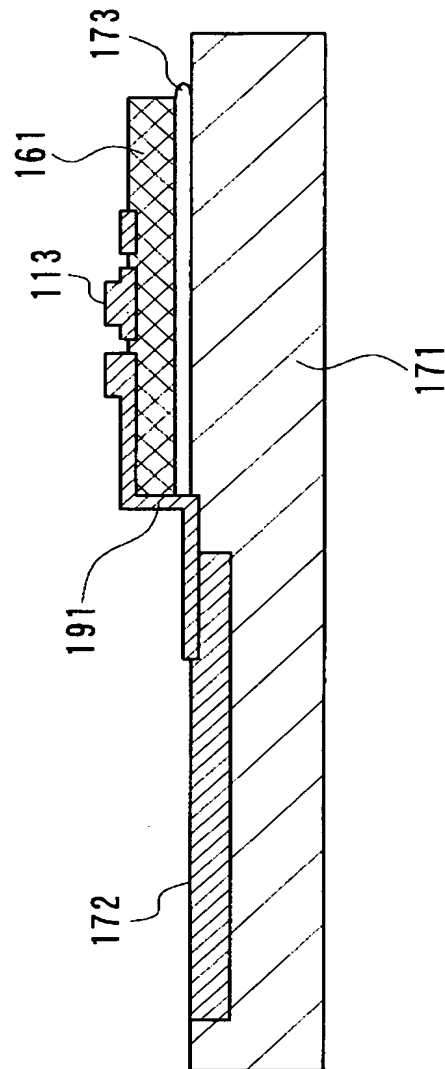
【図 10】



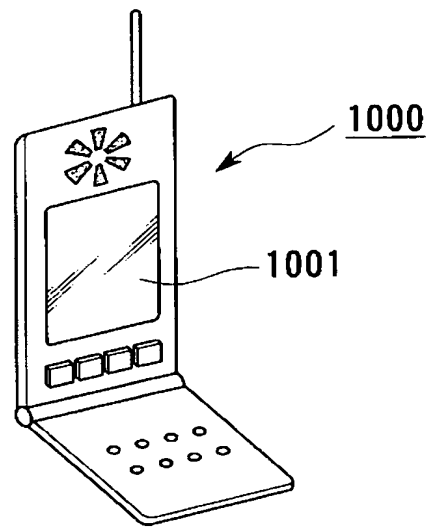
【図 11】



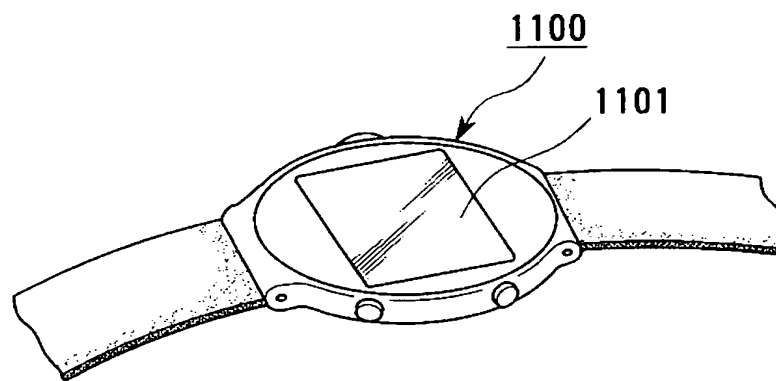
【図 12】



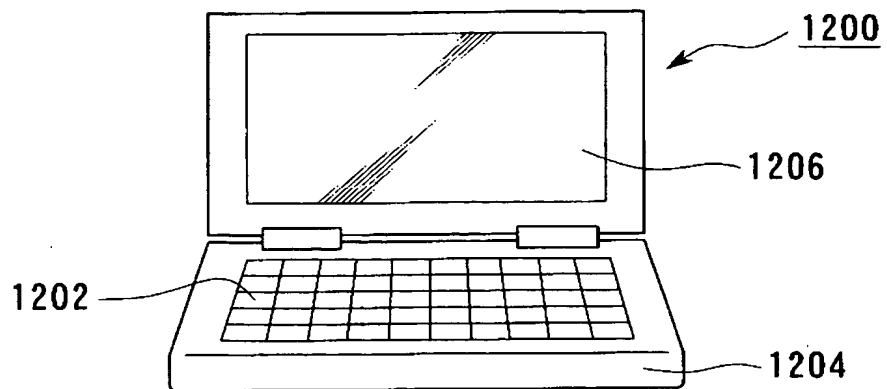
【図 13】



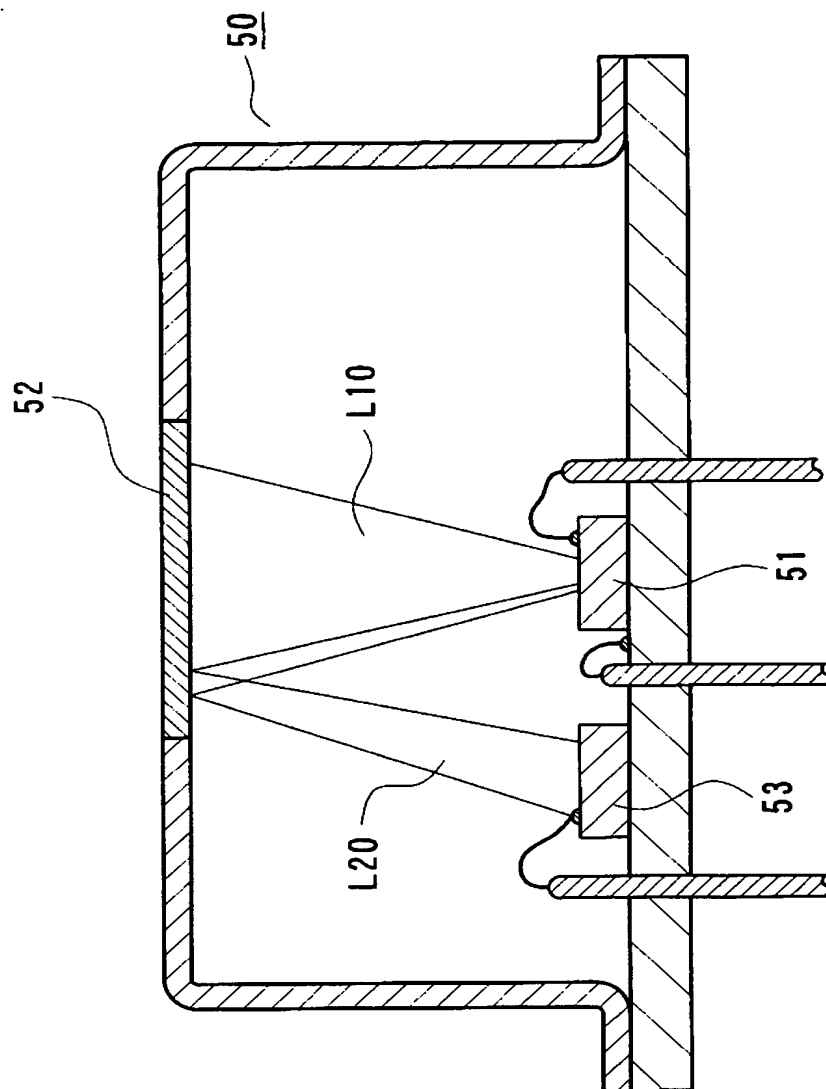
【図 14】



【図 15】



【図 16】



【書類名】 要約書

【要約】

【課題】 面発光レーザの発光量を長年に渡って高精度にモニタすることができ、小型化することができ、簡易に製造できる面発光レーザを備えた半導体集積回路、半導体集積回路の製造方法および電子機器を提供する。

【解決手段】 透明基板 10 と、透明基板 10 に貼り付けられた微小タイル状素子からなる面発光レーザ 1 と、透明基板 10 にフリップチップ実装されているとともに、面発光レーザ 1 を覆うように配置されている集積回路チップ 20 と、集積回路チップ 20 に含まれているものであって、面発光レーザ 1 に対向するように配置されているフォトダイオード 2 とを有することを特徴とする。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 6 5 0 9 7
受付番号	5 0 3 0 0 3 9 4 0 9 8
書類名	特許願
担当官	藤居 建次 1 4 0 9
作成日	平成 1 5 年 3 月 1 8 日

< 認定情報・付加情報 >

【特許出願人】

【識別番号】	000002369
【住所又は居所】	東京都新宿区西新宿 2 丁目 4 番 1 号
【氏名又は名称】	セイコーエプソン株式会社

【代理人】

申請人

【識別番号】	100089037
【住所又は居所】	東京都新宿区高田馬場 3 丁目 2 3 番 3 号 O R ビ ル 志賀国際特許事務所
【氏名又は名称】	渡邊 隆

【代理人】

【識別番号】	100064908
【住所又は居所】	東京都新宿区高田馬場 3 丁目 2 3 番 3 号 O R ビ ル 志賀国際特許事務所
【氏名又は名称】	志賀 正武

【選任した代理人】

【識別番号】	100110364
【住所又は居所】	東京都新宿区高田馬場 3 丁目 2 3 番 3 号 O R ビ ル 志賀国際特許事務所
【氏名又は名称】	実広 信哉

次頁無

特願 2 0 0 3 - 0 6 5 0 9 7

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社